

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-339079

(43)Date of publication of application : 07.12.2001

(51)Int.Cl.

H01L 31/04

(21)Application number : 2000-159634

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 30.05.2000

(72)Inventor : MARUYAMA EIJI

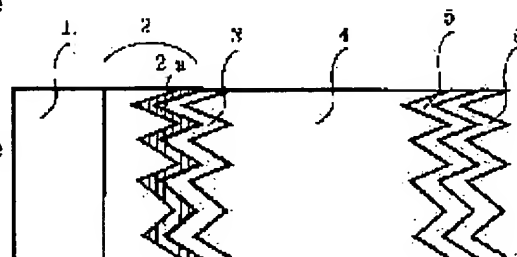
NAKAJIMA TAKESHI

(54) PHOTOVOLTAIC ELEMENT AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a photovoltaic element having improved photoelectric conversion characteristics by improving the ohmic property between a transparent conductive film and a one conductivity type amorphous semiconductor layer, and the manufacturing method of the photovoltaic element.

SOLUTION: This photovoltaic element has at least a one conductivity type amorphous thin-film semiconductor layer 3 and the opposite conductivity type thin film conductor film 5 on the surface of a transparent conductive film 2 in this order. The transparent conductive film 2 has a surface region 2a that has lower crystallizability than the inside on the side of the surface, and the one conductivity type amorphous thin-film semiconductor layer 3 is deposited and formed on the surface region 2a.



LEGAL STATUS

[Date of request for examination]

02.07.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

ⓂDIALOG(R)File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

014311561 **Image available**

WPI Acc No: 2002-132263/200218

XRAM Acc No: C02-040756

XRPX Acc No: N02-099785

Photovoltaic element comprises two amorphous semiconductive layers of different conductivities on transparent conductive film, which includes surface region having lower crystalline property on surface side than its inner portion

Patent Assignee: SANYO ELECTRIC CO LTD (SAOL)

Inventor: MARUYAMA E; NAKASHIMA T

Number of Countries: 028 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 1160877	A2	20011205	EP 2001113147	A	20010530	200218 B
JP 2001339079	A	20011207	JP 2000159634	A	20000530	200218
US 20020002993	A1	20020110	US 2001865413	A	20010525	200218
US 6465727	B2	20021015	US 2001865413	A	20010525	200271

Priority Applications (No Type Date): JP 2000159634 A 20000530

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

EP 1160877 A2 E 10 H01L-031/075

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT
LI LT LU LV MC MK NL PT RO SE SI TR

JP 2001339079 A 6 H01L-031/04

US 20020002993 A1 H01L-021/00

US 6465727 B2 H01L-031/04

Abstract (Basic): EP 1160877 A2

NOVELTY - A photovoltaic element sequentially comprises two amorphous semiconductive layers on a transparent conductive film. The transparent conductive film includes a surface region having a lower crystalline property on a surface side than its inner portion.

DETAILED DESCRIPTION - A photovoltaic element sequentially comprises an amorphous semiconductive layer (3) of one conductivity type and an amorphous semiconductive layer (5) of the other conductivity type on a surface of a transparent conductive film (2). The transparent conductive film includes a surface region (2a) having a lower crystalline property on a surface side than its inner portion. The amorphous semiconductive layer of one conductivity type is formed on the surface region.

An INDEPENDENT CLAIM is also included for the manufacture of a photovoltaic element by processing a transparent conductive film through a rare gas plasma and forming an amorphous semiconductive layer on a surface region of the transparent conductive film processed by the rare gas plasma.

USE - Photovoltaic element.

ADVANTAGE - The photovoltaic element improves ohmic properties between the transparent conductive film and the amorphous semiconductive layer giving good photoelectric conversion.

DESCRIPTION OF DRAWING(S) - The figure shows a section of the photovoltaic element.

Transparent conductive film (2)

Surface region (2a)
Amorphous semiconductive layer (3)
Amorphous semiconductive layer (5)
pp; 10 DwgNo 2/4

Technology Focus:

TECHNOLOGY FOCUS - ELECTRONICS - Preferred Dimensions: The surface region is 5-300Angstrom thick.

Preferred Components: The transparent conductive film (2) is a zinc oxide film, a tin (IV) oxide or an indium titanium oxide film. The amorphous semiconductive layer is an amorphous silicon carbide layer.

Title Terms: PHOTOVOLTAIC; ELEMENT; COMPRISE; TWO; AMORPHOUS; SEMICONDUCTOR
; LAYER; CONDUCTING; TRANSPARENT; CONDUCTING; FILM; SURFACE; REGION;
LOWER; CRYSTAL; PROPERTIES; SURFACE; SIDE; INNER; PORTION

Derwent Class: L03; U12

International Patent Class (Main): H01L-021/00; H01L-031/04; H01L-031/075

International Patent Class (Additional): H01L-031/00; H01L-031/0224;

H01L-031/18; H01L-031/20

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L04-E05D

Manual Codes (EPI/S-X): U12-A02A2Q

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-339079

(P2001-339079A)

(43) 公開日 平成13年12月7日 (2001.12.7)

(51) Int.Cl.⁷

H01L 31/04

識別記号

F I

H01L 31/04

データベース*(参考)

M 5 F 0 5 1

審査請求 未請求 請求項の数 8 O L (全 6 頁)

(21) 出願番号 特願2000-159634(P2000-159634)

(22) 出願日 平成12年5月30日 (2000.5.30)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 丸山 英治

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(72) 発明者 中島 武

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

Fターム(参考) 5F051 AA05 BA17 CA32 CB27 FA02

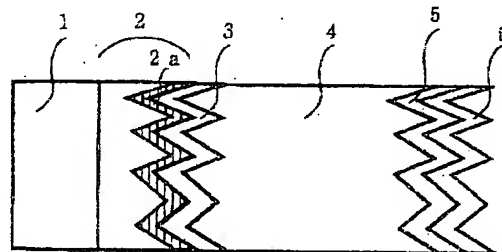
FA24 FA30

(54) 【発明の名称】 光起電力素子およびその製造方法

(57) 【要約】

【課題】 透明導電膜と一導電型非晶質半導体層との間でオーミック性を向上させ、良好な光電変換特性を有する光起電力素子及びその製造方法を提供することが課題である。

【解決手段】 透明導電膜2の表面に少なくとも一導電型の非晶質薄膜半導体層3と他導電型の非晶質薄膜半導体層5とをこの順に備えた光起電力素子において、前記透明導電膜2は前記表面の側にその内部よりも結晶性の低い表面領域2aを備え、前記一導電型の非晶質薄膜半導体層3は、該表面領域2aに被着形成されている。



【特許請求の範囲】

【請求項1】 透明導電膜の表面上に少なくとも一導電型の非晶質薄膜半導体層と他導電型の非晶質薄膜半導体層とをこの順に備えた光起電力素子であって、前記透明導電膜は前記表面側にその内部よりも結晶性の低い表面領域を備え、前記一導電型の非晶質薄膜半導体層は、該表面領域に被着形成されていることを特徴とする光起電力素子。

【請求項2】 請求項1に記載の光起電力素子において、前記表面領域の厚みが5〜300Åであることを特徴とする光起電力素子。

【請求項3】 請求項1又は2に記載の光起電力素子において、前記表面領域がZnOからなることを特徴とする光起電力素子。

【請求項4】 請求項1乃至3のいずれかに記載の光起電力素子において、前記一導電型の非晶質薄膜半導体層が非晶質シリコンカーバイドからなることを特徴とする光起電力素子。

【請求項5】 透明導電膜の表面を希ガスプラズマにより処理する工程と、該希ガスプラズマにより処理された前記透明導電膜の表面領域上に一導電型の非晶質薄膜半導体層を被着形成する工程とを備えることを特徴とする光起電力素子の製造方法。

【請求項6】 請求項5に記載の光起電力素子の製造方法において、前記表面領域は、前記希ガスプラズマにより処理する工程より形成されてなる、前記透明導電膜の表面側がその内部よりも結晶性の低い表面領域であることを特徴とする光起電力素子の製造方法。

【請求項7】 請求項5又は6のいずれかに記載の光起電力素子の製造方法において、前記透明導電膜がZnOからなることを特徴とする光起電力素子の製造方法。

【請求項8】 請求項5乃至7のいずれかに記載の光起電力素子の製造方法において、前記一導電型の非晶質薄膜半導体層が非晶質シリコンカーバイドからなることを特徴とする光起電力素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、透明導電膜の表面上に少なくとも一導電型の非晶質薄膜半導体層と他導電型の非晶質薄膜半導体層とをこの順に備えた光起電力素子およびその製造方法に関する。

【0002】

【従来の技術】非晶質シリコン、非晶質シリコンゲルマニウム、非晶質シリコンカーバイドなどの非晶質薄膜半導体の光電変換特性を利用した薄膜光起電力素子は、光吸収に必要な半導体膜厚が単結晶Si、多結晶Si等の結晶系半導体を利用した光起電力素子に比べて薄くすることができ、そのために素子の材料コストを低減することができる。

【0003】例えば、非晶質シリコンを用いた光起電力

素子の構造を、図4の素子構造断面図を参照して説明すると、ガラス、プラスチック等の透光性絶縁物からなる基板11上に、SnO₂、ITO、ZnO等の透光性導電材料からなる透明導電膜12、p型の非晶質シリコンカーバイド膜からなる第1の非晶質薄膜半導体層13、i型の非晶質シリコン膜からなる第2の非晶質薄膜半導体層14、n型の非晶質シリコン膜からなる第3の非晶質薄膜半導体層15、Al、Ag等からなる裏面金属膜16が順次積層されて構成されている。

【0004】この光起電力素子では、基板11側から光が入射し、i型の非晶質シリコン膜からなる第2の非晶質薄膜半導体層14での光吸収により生成された電子・ホール対を、pin接合により形成された電界により分離し、この電子・ホール対をそれぞれ裏面金属膜16、透明導電膜12を通じて収集する事で光起電力が生ずる。従って、光起電力素子の光電変換特性を向上させるためには、第2の非晶質薄膜半導体層14に吸収される光の光量を増加させる必要がある。このために、光を第3の非晶質薄膜半導体層15/裏面金属膜16界面及び、第1の非晶質薄膜半導体層13/透明導電膜12界面で反射させ、光を第2の非晶質薄膜半導体層14を複数回通過させる多重反射を利用したり、第2の薄膜半導体層14の光入射側あるいは裏面側あるいは両側に凹凸形状を形成し、光を散乱させることなどによって実質的な光路長の伸長がはかられている。また、これと同時に、第2の非晶質薄膜半導体層14以外の層、すなわち、基板11、透明導電膜12、第1の非晶質薄膜半導体層13、第3の非晶質薄膜半導体層15、裏面金属膜16での光吸収を低減する事が必要である。特に、第2の非晶質薄膜半導体層14の光入射側に存在する、基板11、透明導電膜12、第1の非晶質薄膜半導体層13での光吸収を抑制することが重要となる。

【0005】このうち基板11は、ガラス等の透光性材料から構成されるために、非晶質シリコン膜の光感度のある波長領域の光を、ほぼ完全に透過させることから、透明導電膜12、第1の非晶質薄膜半導体層13での光吸収を低減することが望まれる。このため第1の非晶質薄膜半導体層13には非晶質シリコンカーバイドが用いられる。

【0006】

【発明が解決しようとする課題】上述したように、光起電力素子においては、その光電変換特性を向上させるために、特に透明導電膜12及び第1の非晶質薄膜半導体層13での光吸収を低減するが必要である。

【0007】このうち透明導電膜12については、この透明導電膜12を構成するSnO₂、ITO、ZnO等の金属酸化物の結晶性を高めることによりその光吸収を低減することができるが、一方このように金属酸化物の結晶性を高めると、この上に被着形成される第1の非晶質薄膜半導体層13との間でオーミック性が劣化してし

まう。

【0008】特に、光吸収を低減する目的で、第1の非晶質薄膜半導体層13として非晶質シリコンカーバイド膜を用いた場合にあっては、該非晶質シリコンカーバイド膜と前記結晶性の高い金属酸化物からなる透明導電膜12との間でのオーミック性が著しく劣化し、良好な光電変換特性を得ることができなかった。

【0009】そこで、この結晶性の高い金属酸化物からなる透明導電膜12との間で良好なオーミック接合を形成するため、この透明導電膜12上に被着形成される第1の非晶質薄膜半導体層13の導電性を向上させる試みが行われている。第1の非晶質薄膜半導体層13には導電性を高めることを目的として故意に不純物元素が添加されているが、該不純物元素の濃度を高くすることで、第1の非晶質薄膜半導体層13の導電性を向上できる。また、第1の非晶質薄膜半導体層13を微結晶化するなどの方法も用いられる。しかしながら、第1の非晶質薄膜半導体層13は、前記不純物元素濃度を高めると、キャリアの再結合中心となる膜中の欠陥密度が増大するために、光電変換特性の低下を招くこととなる。また、第1の非晶質薄膜半導体層13として微結晶化膜を用いようとするれば、薄膜では微結晶化しないことから膜厚を厚くしなければならず、結果として第1の非晶質薄膜半導体層13での光吸収が増大するために、光電変換特性を向上させることができない。

【0010】また、ジボランプラズマによって透明導電膜の表面を処理することにより、ZnOからなる透明導電膜/p型非晶質半導体界面のオーミック性が向上することも知られているが、ジボランプラズマ中にジボランガスの分解によって水素ラジカルが発生し、該水素ラジカルがZnO表面を還元し、この還元された表面は光吸収を増大させることから、光電変換特性の向上はわずかなものであった。

【0011】従って、本発明は斯かる従来の課題を解決し、良好な光電変換特性を有する光起電力素子及びその製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】以上のような課題を解決するために、本発明の光起電力素子は、透明導電膜の表面に少なくとも一導電型の非晶質薄膜半導体層と他導電型の非晶質薄膜半導体層とをこの順に備えた光起電力素子において、前記透明導電膜は前記表面の側にその内部よりも結晶性の低い表面領域を備え、前記一導電型の非晶質薄膜半導体層は、該表面領域に被着形成することを特徴とする。

【0013】さらに、本発明の光起電力素子は、前記表面領域の膜厚が5～150Åであることを特徴とする。

【0014】さらに、本発明の光起電力素子は、前記表面領域がZnOからなることを特徴とする。

【0015】さらに、本発明の光起電力素子は、前記一

導電型の非晶質薄膜半導体層が非晶質シリコンカーバイドからなることを特徴とする。

【0016】また、本発明の光起電力素子の製造方法は、前記透明導電膜の表面を希ガスプラズマにより処理する工程と、該希ガスプラズマにより処理された前記透明導電膜の表面領域上に一導電型の非晶質薄膜半導体層を被着形成する工程とを備えることを特徴とする。

【0017】さらに、本発明の光起電力素子の製造方法は、前記表面領域は、前記希ガスプラズマにより処理する工程より形成されてなる、前記透明導電膜の表面側にその内部よりも結晶性の低い表面領域であることを特徴とする。

【0018】さらに、本発明の光起電力素子の製造方法は、前記透明導電膜がZnOからなることを特徴とする。

【0019】さらに、本発明光起電力素子の製造方法は、前記一導電型の非晶質薄膜半導体層が非晶質シリコンカーバイドからなることを特徴とする。

【0020】

【発明の実施の形態】本発明の実施の形態に係る光起電力素子の構成を前述の図1を参照して説明する。

【0021】図中、1はガラスや石英などの透光性且つ絶縁性を有する材料からなる基板、2はSnO₂やZnOなどの金属酸化物からなる表面凹凸を有する透明導電膜（膜厚：8000Å）、3は非晶質シリコンカーバイドなどからなるp型の第1の非晶質薄膜半導体層（膜厚：100Å）、4は非晶質シリコンなどからなるi型の第2の非晶質薄膜半導体層（膜厚：2500Å）、5は非晶質シリコンなどからなるn型の第3の非晶質薄膜半導体層（膜厚：200Å）、6はAl、Agなどからなる裏面金属膜（10000Å）である。ここで、本発明の特徴となるのは、透明導電膜2がその表面側、即ち第1の非晶質薄膜半導体層3が被着形成される面側に、その内部よりも結晶性の低い表面領域2aを備えている点である。この表面領域2aは、透明導電膜の表面を例えば希ガスプラズマによって処理することで形成することができる。以下ではこの希ガスプラズマ処理によって形成された厚み50～150Åの表面領域2aについて記述する。

【0022】本実施の形態に係る光起電力素子の製造方法の一例を以下に示す。ここでは、表面領域2aを希ガスプラズマ処理によって形成する場合について記述する。

【0023】まず、ガラスからなる基板1上にDCスパッタリング法によりZnOから成る透明導電膜を積層する。この場合のターゲット材料としてはZnO：Al（Al2wt%）を使用し、成膜条件は、スパッタガスとしてのアルゴン流量50sccm、スパッタ時の真空度5mTorr、高周波電力200W、基板温度100℃の条件である。尚、ZnOのターゲット材料としてA

1を微量添加したものを用いたが、Gaを微量添加したものを用いてもよい。

【0024】引き続き、i型非晶質シリコンからなる第2の非晶質薄膜半導体層4での吸収を増加させるため、前記透明導電膜をHClなどの酸に浸漬し、該膜表面の凹凸化処理を行う。尚、凹凸化処理にHClを用いた場合、その濃度は0.5wt%、液温は30℃である。

【0025】次に、前記透明導電膜の表面を希ガスを使用したプラズマ処理することにより、その前記凹凸化処理した表面側を改質して、この表面側に該膜内部よりも結晶性の低い表面領域2aを形成し、結晶性の高い内部領域と結晶性の低い表面領域2aを有する透明導電膜2を作製する。ここで、前記希ガス種としてはHe、N *

*e, Ar, Kr, Xeを用いる事ができ、プラズマ処理の条件は、真空度0.2 Torr、高周波電力密度10~100mW/cm²、基板温度180℃である。

【0026】その後、上記表面領域2a上に、第1の非晶質薄膜半導体層3、第2の非晶質薄膜半導体層4、第3の非晶質薄膜半導体層5として、それぞれp型非晶質シリコンカーバイド、i型非晶質シリコン、n型非晶質シリコンをプラズマCVD法を用い表1に示す代表的な反応条件によってこの順序で形成した。次に、前記第3の非晶質薄膜半導体層3上に蒸着法によりAlからなる裏面金属膜6を形成し、光起電力素子を完成する

【0027】

【表1】

	反応ガス (sccm)	圧力 (Torr)	放電電力 (W)	基板温度 (℃)	膜厚 (Å)
p層	SiH ₄ :10 CH ₄ :20 B ₂ H ₆ :0.5 H ₂ :100	0.2	100	160	100
i層	SiH ₄ :100	0.2	50	160	2000~ 5000
n層	SiH ₄ :50 PH ₃ :1 H ₂ :100	0.2	50	160	200

【0028】以下、本実施例の光起電力素子の光電変換特性と希ガスプラズマ処理時間の関係を調べた。

【0029】図2および図3は、以上の工程で製造した光起電力素子の光電変換特性と希ガスプラズマ処理時間との関係を示す特性図であり、図2は曲線因子(F_{ff})、図3は短絡電流(I_{sc})について夫々示している。これらの図において、希ガスプラズマ処理時間がゼロの状態とは、透明導電膜2においてその内部より結晶性の低い表面領域2aを具備せず、透明導電膜2と第1の非晶質薄膜半導体層3とを直接接着形成させた従来のものである。

【0030】まず、図2について言及する。ここで、曲線因子(F_{ff})は、光起電力素子の直列抵抗成分が小さくなるにつれて曲線因子(F_{ff})が増加し、1の値に近づくほどオーミック特性が高くなることを示すことになる。図2によれば、透明導電膜2の内部より結晶性の低い表面領域2aを具備しない従来の光起電力素子、即ち図中の処理時間がゼロの状態では、曲線因子(F_{ff})が極端に低下することがわかる。これは透明導電膜2と第1の非晶質薄膜半導体層3との接触界面におけるオーミック特性が優れず、この光起電力特性としての直列抵抗成分が増加してしまうためである。一方、本発明の光起電力素子は、希ガスプラズマ処理時間の増加とともに、曲線因子(F_{ff})が増加する。このことから本発明の光起電力素子においては、素子直列抵抗成分の低減が図られていることがわかる。

【0031】また、図2から、He、Ne、Ar、Kr、Xeと希ガス種が変われば曲線因子(F_{ff})が

良好なものとなるのに要するプラズマ処理時間が変化している事がわかる。ここで、それぞれの希ガス種において、F_{ff}が0.7以上となる試料の断面を走査トンネル顕微鏡(TEM)により観察したところ、いずれの希ガス種においても透明導電膜2と第1の非晶質薄膜半導体層3との界面に、透明導電膜の内部領域よりも結晶化率の低い表面領域2aが5Å以上存在し、さらに、透明導電膜2の構成元素と第1の非晶質薄膜半導体層3の構成元素とが数原子層レベルで合金化された合金化層が、表面領域2aと第1の非晶質薄膜半導体層3との間に介在していることがわかった。希ガスプラズマ処理を行わないサンプルでは、結晶化率の低い表面領域と合金化層がみられなかったことから、透明導電膜2の表面を希ガスプラズマにさらす事により、透明導電膜の内部領域よりも結晶化率の低い表面領域2aが5Å以上形成され、それに続く、第1の非晶質薄膜半導体層3の形成時に、この結晶化率の低い表面領域2bの極表面の数原子層が合金化するものと考えられる。

【0032】次に図3について言及する。短絡電流(I_{sc})は、ゼロ・バイアス状態で光起電力素子から外部に取り出せる電流密度であるが、この場合透明導電膜2以外の構成要素の形成条件、寸法等が同一であることから、短絡電流が減少することは透明導電膜2での光吸収が増加していることを意味する。図3では、いずれの希ガス種においても、希ガスプラズマ処理時間が、ある一定の時間(希ガス種によって異なる)までは短絡電流(I_{sc})は増加するが、その時間を超えると短絡電流(I_{sc})は単調に減少する、すなわち、希ガスプラズマ

処理時間にはそれぞれ最適値があることがわかる。これは、曲線因子(F. F.)が改善されたことにより一旦短絡電流(I_{sc})が増加するが、長時間プラズマにさらされることによる下地である透明導電膜2のダメージに起因した光透過損失により短絡電流(I_{sc})が減少するものと考えられる。また、希ガス種により短絡電流(I_{sc})が最大となるプラズマ処理時間は異なるが、断面TEM観察によれば、いずれの希ガス種においても短絡電流(I_{sc})が最大となる透明導電膜の内部領域よりも結晶化率の低い表面領域2aの膜厚は150Å程度である。また、Arでは処理時間180秒、Krでは100秒、Xeでは40秒程度で、希ガスプラズマ処理による短絡電流(I_{sc})の利得はなくなる。ここで、希ガスプラズマ処理による短絡電流(I_{sc})の利得はなくなるプラズマ処理時間を t_e とする。 t_e における、表面領域2aの膜厚は、いずれの希ガス種においても約300Å程度であった。一方、 t_e においては、曲線因子(F. F.)では希ガスプラズマ処理による利得があるため、トータルとして光電変換特性の向上が確認された。

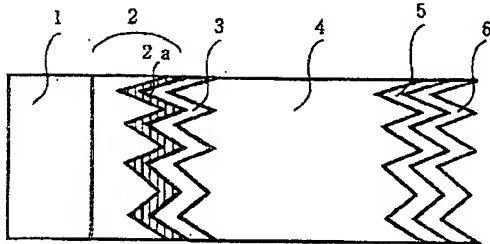
【0033】上述の図2、図3の結果より、本発明起電力素子の特徴である、希ガスプラズマ処理により形成される、内部の透明導電膜よりも結晶化率の低い表面領域2aの膜厚は5~300Å、好ましくは10~150Åが望ましいことがわかった。

【0034】また、ガスコストのことを勘案すればArが最も望ましい。

【0035】また、処理時間の観点からは、最も短いXeが最も望ましくなる。

【0036】また、実施例1の光起電力素子においては、ガラス基板上に透明導電膜、p型の非晶質薄膜半導体、i型の非晶質薄膜半導体、n型の非晶質薄膜半導体の順に形成したpin型光起電力素子を説明したが、本発明の効果は、pin型光起電力素子にのみ限定される*

【図1】



*ものではなく、ガラス基板上に透明導電膜、n型の非晶質薄膜半導体、i型の非晶質薄膜半導体、p型の非晶質薄膜半導体の順に形成したnip型光起電力素子においても、その効果を有することが確認されている。

【0037】また、実施例1の光起電力素子においては、単膜からなる透明導電膜について記述したが、組成の異なる透明導電膜を2層以上積層した積層透明導電膜の最表面層の表面領域を希ガスプラズマ処理により改質しても、実施例1と同様の効果が見られる。

10 【0038】また、i型の非晶質薄膜半導体を備えないものについても適用することができる。

【0039】

【発明の効果】本発明の光起電力素子及び本発明の製造方法によれば、透明導電膜と一導電型の薄膜半導体層とのオーミック特性が向上し得、良好な光起電力特性を得ることが可能となる。

【図面の簡単な説明】

【図1】本発明に依る実施例の光起電力素子の断面構成図である。

20 【図2】前記光起電力素子の光電変換特性図(曲線因子と希ガスプラズマ処理時間の関係)である。

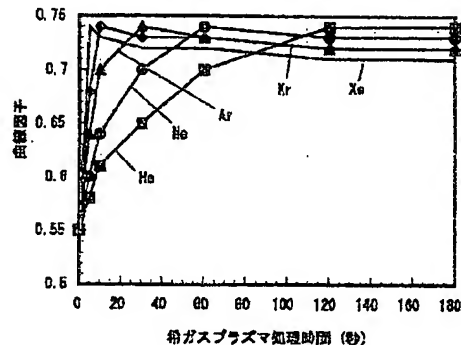
【図3】前記光起電力素子の光電変換特性図(電流と希ガスプラズマ処理時間の関係)である。

【図4】従来のpin型光起電力素子の断面構成図である。

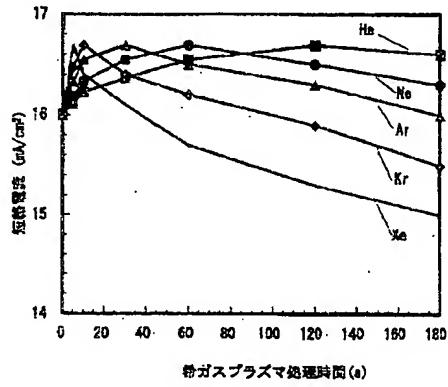
【符号の説明】

- 1 基板
- 2 透明導電膜
- 2a 表面領域
- 3 第1の非晶質薄膜半導体層
- 4 第2の非晶質薄膜半導体層
- 5 第3の非晶質薄膜半導体層
- 6 裏面金属膜

【図2】



【図3】



【図4】

